



Schéma du circuit principal

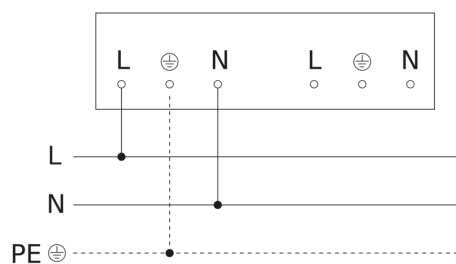


Schéma de circuit d'interconnexion maître/esclave et maître/maître

